

IMAGE SENSOR CIRCUIT

Publication number: JP5219302

Publication date: 1993-08-27

Inventor: MARUYAMA HIROSHI

Applicant: FUJI ELECTRIC CO LTD

Classification:

- international: **H04N1/028; H04N5/335; H04N1/028; H04N5/335;**
(IPC1-7): H04N1/028; H04N5/335

- European:

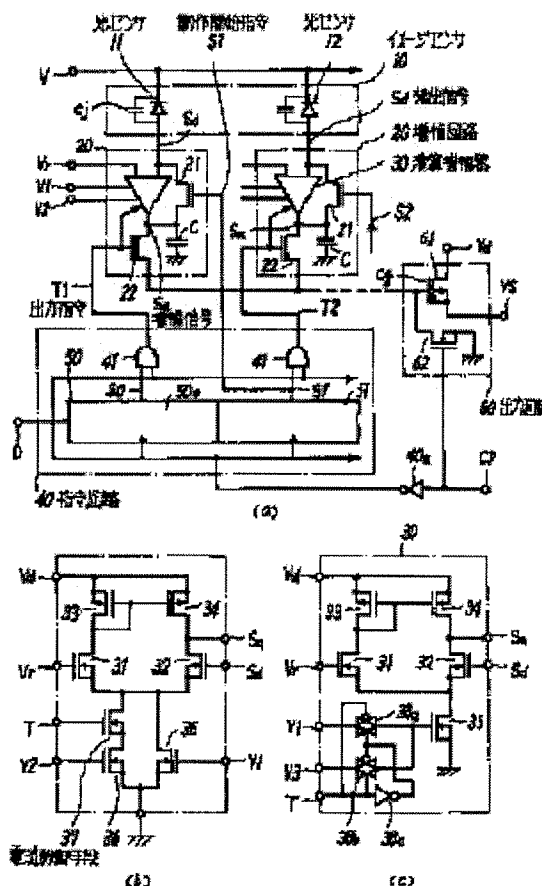
Application number: JP19920219499 19920819

Priority number(s): JP19920219499 19920819; JP19910312031 19911127

[Report a data error here](#)

Abstract of JP5219302

PURPOSE: To improve the precision of a video signal string of the image sensor circuit in which an operational amplifier is integrated attended with each optical sensor of the image sensor. **CONSTITUTION:** Each of optical sensors 11 or the like in an image sensor 10 is provided with an amplifier circuit 20 including an operational amplifier 30 amplifying a detection signal S_d and a current control means 36 controlling a supply current to the operational amplifier 30. A command circuit 40 gives sequentially an operation start command S_1 or the like and an output command T_1 or the like of the amplified signal S_a to each amplifier circuit 20, and the amplified signal S_a is fed to a common output circuit 60 while the supply current from the amplifier circuit 20 receiving the output command T_1 or the like to the operational amplifier 30 is increased and a video signal string V_S is outputted. Thus, the drive capability of the operational amplifier 30 with respect to a gate capacitance c_g of an output transistor (TR) 61 of the output circuit 60 is strengthened to improve the precision of the video signal string V_S .



Data supplied from the **esp@cenet** database - Worldwide

特開平5-219302

(43)公開日 平成5年(1993)8月27日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 1/028	A	9070-5C		
5/335	Z	4228-5C		

審査請求 未請求 請求項の数5(全 8 頁)

(21)出願番号 特願平4-219499

(22)出願日 平成4年(1992)8月19日

(31)優先権主張番号 特願平3-312031

(32)優先日 平3(1991)11月27日

(33)優先権主張国 日本 (J P)

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 丸山 宏志

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

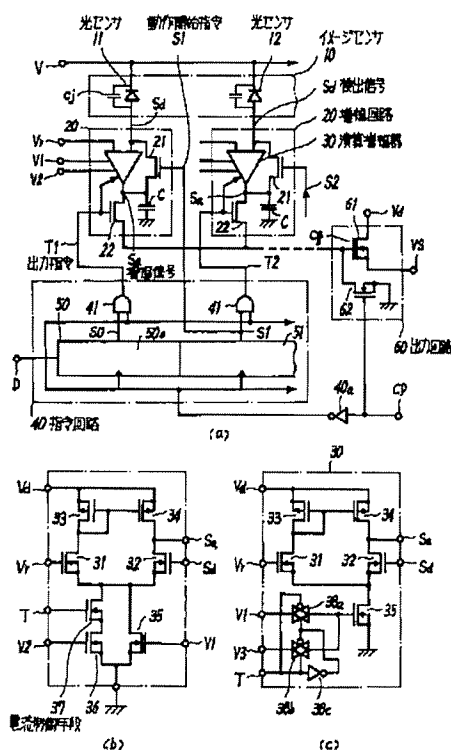
(74)代理人 弁理士 山口 巖

(54)【発明の名称】 イメージセンサ回路

(57)【要約】

【目的】 イメージセンサの各光センサに付随して演算増幅器が組み込まれるイメージセンサ回路の映像信号列の精度を向上する。

【構成】 イメージセンサ10内の光センサ11等のそれぞれにその検出信号Sdを増幅する演算増幅器30とそれへの供給電流を制御する電流制御手段36を含む増幅回路20を設け、指令回路40から各増幅回路20に対し動作開始指令S1等とその増幅信号Saの出力指令T1等を順次に与え、出力指令T1等を受けた増幅回路20からその演算増幅器30への供給電流を増加させた状態で共通の出力回路60に増幅信号Saを送って映像信号列VSとして出力させることにより、演算増幅器30の出力回路60の出力トランジスタ61のゲート容量cgに対する駆動能力を強化して映像信号列VSの精度を向上させる。



1

【特許請求の範囲】

【請求項1】複数個の光センサからなるイメージセンサと、光センサごとに設けられその検出信号を増幅する演算増幅器とそれに対する供給電流を制御する電流制御手段を含む増幅回路と、各増幅回路に対し動作開始指令とその増幅信号の出力指令を順次に発する指令回路と、複数個の増幅回路に対し共通に設けられ指令回路の動作に同期して各増幅回路の増幅信号を順次に受け映像信号列として出力する出力回路とを備え、指令回路からの出力指令に応じそれを受けた各増幅回路の演算増幅器への供給電流を電流制御手段により増加させるようにしたことを特徴とするイメージセンサ回路。

【請求項2】請求項1に記載の回路において、光センサが電荷蓄積形フォトダイオードであり、増幅回路がその検出信号の電圧増幅回路であることを特徴とするイメージセンサ回路。

【請求項3】請求項1に記載の回路において、演算増幅器が光センサの検出信号と基準信号をそれぞれ受ける1対の差動トランジスタと、それらにそれぞれ電流を供給する電流ミラー回路とを含み、電流制御手段により電流ミラー回路の基準電流を制御するようにしたことを特徴とするイメージセンサ回路。

【請求項4】複数個の光センサからなるイメージセンサと、光センサごとに設けられその検出信号を増幅する演算増幅器およびそれへの供給電流を制御する電流制御手段を含む増幅回路と、各光センサに対する動作開始指令と増幅回路に対する増幅信号の出力指令とを順次発する指令回路と、複数個の増幅回路に対し共通に設けられ指令回路の動作に同期して各増幅回路の増幅信号を順次に受けて映像信号列として出力する出力回路とを備え、指令回路からの出力指令に応じて各増幅回路の電流制御手段により演算増幅器に対し供給電流を与えるようにしたことを特徴とするイメージセンサ回路。

【請求項5】請求項4に記載の回路において、指令回路による各光センサに対する動作開始指令に応じて各増幅回路の電流制御手段により演算増幅器に対し供給電流を与えるようにしたことを特徴とするイメージセンサ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は複数個の光センサからなるイメージセンサから増幅された映像信号列を取り出すための回路であって、光センサとして電荷蓄積形フォトダイオードを用いる場合に特に適するイメージセンサ回路に関する。

【0002】

【従来の技術】 イメージセンサは関連回路とともに半導体集積回路チップ内に組み込んだ形で広範な用途に利用されるに至っているが、最近ではその映像検出の感度と速度の向上が益々強く要求されている。例えばファクシ

2

ミリ用のイメージセンサでは、電送すべき原稿の映像を感度よく中間トーンを含めて忠実に検出する必要があるため、その光センサに検出感度に優れる電荷蓄積形の例えばフォトダイオードを用い、各光センサによる光検出信号を一定の周期でアナログないしデジタルな映像信号列の形で取り出すようにするのが有利である。

【0003】 映像検出速度を向上するにはこの映像信号列の取り出し周期を短縮する必要があるが、各光センサの電荷蓄積時間がそれに相応して短くなるので光検出信号が微弱になって感度が低下しやすく、光センサごとの取り出し時間も短くなるので精度が低下しやすい。このように、イメージセンサでは映像検出の感度や精度が検出速度とトレードオフ関係になる問題があり、この改善のために最近ではその光センサに光検出信号を増幅する演算増幅器を組み込むことが試みられている。本発明はかかる演算増幅機能が組み込まれたイメージセンサ回路に関し、図5を参照してその従来例の構成と動作の概要を以下に説明する。

【0004】 図5の上部に示されたイメージセンサ10はn個の光センサ11～1nを備え、この光センサ11等は図の例では電圧Vを逆バイアス方向に受けるフォトダイオードであって、その光電流を0.5～1pFのごく小さな接合容量cjに電荷の形で蓄積する電荷蓄積動作を行なう。光センサごとに設けられる演算増幅器30は一方の入力に共通の基準電圧Vrを受け、他方の入力が対応する光センサ11～1nにそれぞれ接続され、出力に例えば1～2pFのキャパシタCが接続された電圧増幅形であって、図では電界効果トランジスタで示されたリセットスイッチ21がその他方の入力と出力の間に、出力スイッチ22が出力側にそれぞれ接続される。

【0005】 イメージセンサ10内の光センサ11～1nの電荷蓄積動作は順次に行ないし循環的に行なわれ、その動作を開始させるには動作開始指令S1～Snを各光センサ11～1nに対応するリセットスイッチ21に順次与えて短時間ずつオンさせ、演算増幅器30の他方の入力を基準電圧Vrと実質上同じ電位に置くことにより、光センサ11～1nの接合容量cjを電圧Vと基準電圧Vrの差の電圧に充電するとともにキャパシタCの電圧を基準電圧Vrにリセットする。これ以後は各光センサ11～1nの接合容量cjが光電流により放電されるに伴いその充電電圧が低下して行き、それに応じて演算増幅器30の出力側のキャパシタCが光センサ11～1nの受光量に応じて充電されてその電圧が上昇して行く。

【0006】 各光センサ11～1nの受光量を表すかかるキャパシタCの電圧であるアナログな増幅信号は、その各電荷蓄積時間が経過した図5のイメージセンサ回路の1動作周期後に出力スイッチ22に出力指令T1～Tnを順次与えることにより、共通の出力トランジスタ61を介して映像信号列VSの形で順次取り出される。例えばこの出力トランジスタ61は図のように増幅信号をゲートに、電源電

圧Vdをドレインにそれぞれ受け、ソース側から映像信号列VSを取り出すソースフォロワ動作形で、そのゲートに接続したりセットトランジスタ62を各出力指令T1~Tnの直前にクロックパルスCPによりオンさせ、ゲート容量cgを放電させた後に増幅信号を受け入れるようになっている。なお、デジタルな映像信号列VSが必要な場合は出力トランジスタ61のかわりないしその後段にAD変換器が用いられる。

【0007】

【発明が解決しようとする課題】従来のイメージセンサ回路でもこの図5のように電荷蓄積形の光センサ11~1nごとに演算増幅器30を設け、その接合容量cjの電圧をキャパシタCの電圧に置換ないしは電圧増幅した上で映像信号列VSとして取り出すことにより、映像検出の感度が高めることができ、かつこれに応じて映像信号列VSの精度もかなりの程度まで改善できるが、イメージセンサ内の光センサ数が多い時に検出速度を高めて行くと映像検出精度が低下して来る問題がある。これは光センサ数が多いほど、また演算増幅器の増幅信号の取り出し周期が短いほど増幅信号1個あたりの取り出し時間が短くなって来るので、この単位時間内に図5の出力トランジスタ61のゲート容量cgを十分に充電できなくなって来るからである。

【0008】例えばファクシミリ用イメージセンサではA4版の原稿を電送する場合は2000個近くの光センサがあり、電送速度を高めるには各光センサに対応する増幅信号を1 μ S以下の時間内に取り出す必要がある。図5の出力トランジスタ61のゲート容量cgより大な静電容量のキャパシタCを各演算増幅器30の出力側に作り込むとチップ面積が著しく大きくなるので、静電容量の小さなキャパシタCの電荷を出力スイッチ22のオン抵抗を介して出力トランジスタ61に移し、そのゲート容量cgをこの短時間内に充電し切るのは困難である。このため、ゲート容量cgが不十分な充電状態のままで映像信号列VSが取り出されてしまいその精度が低下して来る。本発明の目的はかかる問題点を解決して、イメージセンサの映像検出速度を高めないしその光センサ数を増やした場合にも、映像信号列を高精度で取り出し得るイメージセンサ回路を提供することにある。

【0009】

【課題を解決するための手段】本発明によれば上述の目的は、複数個の光センサからなるイメージセンサと、光センサごとに設けられその検出信号を増幅する演算増幅器とそれに対する供給電流を制御する電流制御手段を含む増幅回路と、各増幅回路ないし各光センサに対する動作開始指令と各増幅回路に対する増幅信号の出力指令とを順次に発する指令回路と、複数個の増幅回路に対し共通に設けられ指令回路の動作に同期して各増幅回路の増幅信号を順次受けて映像信号列として出力する出力回路とによりイメージセンサ回路を構成し、指令回路からの

出力指令に応じて各増幅回路内の電流制御手段により演算増幅器への供給電流を増加させ、あるいは演算増幅器に供給電流を与えるようにすることによって達成される。

【0010】なお、上記構成にいう電流制御手段には例えば電界効果トランジスタを用い、そのゲートに演算増幅器に対する供給電流の増加分ないしは発停を指定する制御電圧を与えるようにし、あるいはそのゲートに与える制御電圧を供給電流を増加させないしは発停させるように切り換えることでよい。また、この電流制御手段により動作が制御される演算増幅器には、光センサの検出信号と基準信号をそれぞれ受ける1対の差動トランジスタと、それらに動作電流を供給する電流ミラー回路とを設け、その電流ミラー回路の基準電流を電流制御手段によって制御するのが有利である。

【0011】

【作用】本発明は、演算増幅器の増幅信号を取り出す際にはその出力側のキャパシタに充電されていた電荷が出力回路内の出力トランジスタのゲート容量等に単に移し変えられてそれを充電するだけでなく、取り出し時間中にも演算増幅器から出力されている増幅信号がその充電に貢献する点に着目し、前項の構成にいうようにこの取り出し時間内だけ演算増幅器に対し供給電流を増加させ、あるいはそれに電流を供給することにより、いずれの場合もその駆動能力を上げて出力回路内の静電容量の充電時間を短縮し、各増幅回路の増幅信号の取り出し時間内にこれを従来より十分に充電することによって課題を解決するものである。

【0012】なお、イメージセンサの多数の光センサごとに設けられる演算増幅器に対する供給電流を単に増加させるのではイメージセンサ回路の消費電流が徒に増大する結果になるので、本発明では前項の構成にいうよう増幅回路が指令回路から出力指令を受けた短時間内に限り電流制御手段によりその演算増幅器への供給電流を増加させ、あるいは演算増幅器に対し電流を供給することによりイメージセンサ回路の消費電流の増加を抑える。増幅信号の取り出し時間は光センサの電荷蓄積時間と比べてずっと短いから、かかる本発明の構成によりイメージセンサ回路の消費電流を実質上増加させることなく演算増幅器の動作電流を充分増加させて、出力回路から取り出す映像信号列の精度を向上させることができる。

【0013】

【実施例】以下、図を参照して本発明の実施例を説明する。図1は本発明によるイメージセンサ回路の一実施例を示す回路図、図2はそれに関連する主な信号の波形図、図3は本発明のイメージセンサ回路の異なる実施例を示す回路図、図4はそれに関連する主な信号の波形図であり、前に説明した図5との対応部分に同じ符号が付けられているので重複部分に対する説明は適宜に省略することとする。なお、図1と図3のいずれの実施例でも

増幅回路の電流制御手段は演算増幅器内に組み込まれるものとし、その態様例が図1(b)と図1(c)および図3(b)に示されている。また、いずれの実施例でもイメージセンサはフォトダイオードである電荷蓄積形の光センサにより構成されるものとするが、本発明はこれに限らず種々な形式のイメージセンサへの適用が可能である。

【0014】図1(a)の実施例回路図の上部に示すイメージセンサ10は前述のようにn個の光センサ11~1nを含むが、図ではその内の2個の光センサ11と12のみが示されている。その下側に一点鎖線で囲んで示された増幅回路20は光センサ11や12ごとに設けられ、後述の電流制御手段を含む演算増幅器30のほか従来と同様にリセットスイッチ21と出力スイッチ22とを備え、演算増幅器30の出力側にキャパシタCを接続するのも同じであるが、本発明ではその静電容量は演算増幅器30の電圧増幅作用に必要な最低限あれば足り、従来より小さな例えば1pF程度で済ませることができる。演算増幅器30はその一方の入力に基準電圧Vrを受け、他方の入力に光センサ11等による検出信号Sdを受けてその増幅信号Saを出力するのは従来と同じであるが、本発明ではそれに組み込まれた電流制御手段に出力指令T1やT2を出力スイッチ22と並列に受ける。

【0015】図1(a)の下部に示された指令回路40は各増幅回路20に動作開始指令S1やS2と出力指令T1やT2とをクロックパルスCPに同期して順次発するもので、図示の例では各段51等の段出力を動作開始指令S1やS2として発するシフトレジスタ50と、その段出力とクロックパルスCPのインバータ40aによる補信号を受けて出力指令T1やT2を発するアンドゲート41からなる。出力回路60はイメージセンサ10に付随する複数個の増幅回路20に対して共通に設けられ、この実施例でも従来と同様にソースフォロワ動作を行なう出力トランジスタ61とそのゲート容量cgの放電用のリセットトランジスタ62とからなる。このリセットトランジスタ62にはクロックパルスCPがそのゲートに与えられる。

【0016】図1(b)に演算増幅器30に電流制御手段を組み込んだ回路構成例を示す。この例では演算増幅器30はアナログ動作の電界効果トランジスタから構成され、基準電圧Vrと光センサによる検出信号Sdをそれぞれゲートに受ける1対の差動トランジスタ31と32と、それらに電圧Vdの電源から電流を供給する電流ミラー回路用のトランジスタ33および34と、電流設定トランジスタ35を備え、トランジスタ32と34の相互接続点から増幅信号Saを取り出す通常の構成の演算増幅回路であるが、図示の例ではこの演算増幅器に電流制御手段としてトランジスタ36とその動作の切換用のトランジスタ37との直列回路を電流設定トランジスタ35に対して並列に追加した回路構成となっている。

【0017】かかる図1(b)の演算増幅器30において、出力指令Tがローで動作切換トランジスタ37がオフの状

態では、電流設定トランジスタ35が受ける電圧V1だけで指定された電流が差動トランジスタ31と32に流れているが、出力指令Tがハイになり動作切換トランジスタ37がオンすると電流制御トランジスタ36が受ける電圧V2で指定された電流が差動トランジスタ31と32に流れる電流に加わるので、この出力指令Tによって同時にオンする図1(a)の出力スイッチ22を介して増幅信号Saを受ける出力回路60に対する演算増幅器30の駆動能力が強められる。この図1(b)の回路構成では、電圧V1とV2によって例えばそれぞれ10μAの電流を指定して出力指令Tを受けた時の演算増幅器30の駆動能力を倍増させる。

【0018】図1(c)に演算増幅器30の異なる回路構成例を示す。この実施態様では、電流設定トランジスタ35を電流制御手段として用い、そのゲートに与える制御電圧を出力指令Tに応じて図1(b)と同じ電圧V1からそれより高い電圧V3に切り換えることにより差動トランジスタ31と32に流す電流を増加させる。このため電流設定トランジスタ35のゲートに対して図のように電圧V1を受けるトランスミッションゲート38aと、電圧V3を受けるトランスミッションゲート38bとを接続し、その開閉状態を出力指令Tとインバータ38cによるその補信号により交互に切り換え制御する。この図1(c)の回路構成では、例えば電圧V1により10μAの電流を、電圧V3により20μAの電流をそれぞれ指定するようにする。

【0019】ついで、図2を参照して以上のように構成された図1のイメージセンサ回路の動作を説明する。イメージセンサ回路は図1の増幅回路20から増幅信号Saを取り出す周期を指定する図2(a)のクロックパルスCPに同期して動作するが、絶えずその動作を循環的に繰り返すので指令回路40から各増幅回路20に出力指令T1等を与えて増幅信号Saを取り出した直後に動作開始指令S1等を与えて光センサ11等に電荷蓄積動作を開始させるようになっている。このため、指令回路40内のシフトレジスタ50にはそのn個の段51等の前に前段50₀が置かれる。

【0020】イメージセンサ回路の各循環動作を開始させるにはまず図2(b)のデータDを指令回路40のシフトレジスタ50のデータ入力に与えて、クロックパルスCPの立ち下がりに応じこれを前段50₀に取り込ませてその図2(b)に示す段出力S0をハイにさせる。指令回路40内の前段50₀に対応するアンドゲート41はこの段出力S0とクロックパルスCPの補信号を受け、図2(d)の出力指令T1を作って光センサ11に対応する増幅回路20に与えて増幅信号Saを出力スイッチ22を介して出力回路60に出力させる。演算増幅器30内ではこの出力指令T1に応じて供給電流が増加され、出力回路60はそれから増幅信号Saを受けて図2(g)に示す映像信号列VSの最初の波形をその出力トランジスタ61から出力した後に、次にクロックパルスCPが立ち上がった時にリセットトランジスタ62がオンして、出力トランジスタ61のゲート容量cgを放電させてその動作をリセットないし初期化する。

【0021】次にクロックパルスCPが立ち下がったとき、シフトレジスタ50内のデータDは前段50_nから次の段51に移され、その段出力である図1(e)の動作開始指令S1が光センサ11に対応する駆動回路20に与えられる。これによりその演算増幅器30の状態が基準電圧V_rに初期化され、動作開始指令S1が立ち下がった時に光センサ11の電荷蓄積動作が開始される。同時にこの動作開始指令S1とクロックパルスCPの補信号とを受けるアンドゲート41から図2(f)の出力指令T2が光センサ12に対応する増幅回路20に与えられ、出力回路60から図2(g)の映像信号列VSの次の波形が出力される。これ以降は上述と同じ動作が繰り返される。

【0022】以上のイメージセンサ回路の一連の動作中において、出力指令T1やT2を受けた各増幅回路20から増幅信号S_aを表すキャパシタC内の蓄積電荷が出力スイッチ22を介して出力回路60に送られるが、本発明ではそれと同時にその演算増幅器30の供給電流を増加させて駆動能力を強めるので、出力回路60の出力トランジスタ61のゲート容量c_gが従来より速やかにかつ増幅信号S_aのアナログ値まで十分に充電される。図2(g)に示すように、本発明では映像信号列VSの波形が増幅信号S_aの各取り出し期間の終期で飽和しており、図で破線で示した従来の完全には上がり切らない波形に比べて映像信号列VSの精度が向上することがわかる。

【0023】次に、本発明によるイメージセンサ回路の異なる実施例を図3を参照しながら説明する。図3(a)はこのイメージセンサ回路の全体回路図であり、図3(b)は光センサ11に対応する増幅回路20の具体回路例、図3(c)は演算増幅器30の具体回路例をそれぞれ示し、これらの図1に対応する部分には同じ符号が付けられているので以下では重複を避けるため図1の実施例と異なる点についてのみ説明を加えることとする。

【0024】図3(a)に簡略に示された増幅回路20がイメージセンサ10内のn個の光センサ11~1nにそれぞれ対応して設けられるのは前実施例と同じであり、指令回路40のシフトレジスタ50のn個の段51~5nの各段出力に対応する増幅回路20に対し出力指令T1~Tnとして発するものも同様であるが、この実施例ではシフトレジスタ50は図1(a)の前段50_nのかわりに追加段5rを備え、かつ各段出力を前段に対応する増幅回路20に動作開始指令として与える。従って、例えば光センサ11に対応する増幅回路20は次の光センサ12に対応する増幅回路用の出力指令T2を動作開始指令として受ける。なお、図3(a)はn個、例えば64個の光センサ用の集積回路で、実際にはこの集積回路が複数個用いられ、シフトレジスタ50は前の集積回路から入力データDiを受けて上述の出力指令T1~Tnを発した後に終段5nの段出力を出力データDoとして後の集積回路に与えるようになっている。

【0025】また、イメージセンサ10の最後の光センサ1nに対応する増幅回路20に対してはシフトレジスタ50の

追加段5rの段出力を動作開始指令S_rとして与える。さらに、指令回路40内にフリップフロップ42を設けて、これをシフトレジスタ50の初段51からの出力指令T1でセットし、追加段5rの段出力でリセットして、そのQ出力をイネーブル信号E_nとして出力回路60に与える。この出力回路60はソースフォロワ動作の出力トランジスタ61を備えるのは前実施例と同じであるが、それから映像信号列VSを取り出すためトランスミッションゲート63を設け、上述のイネーブル信号E_nとクロックパルスCPのインバータ66による補信号を受けるアンドゲート65によりこれをオンオフ制御する。クロックパルスCPを受けるトランスミッションゲート64はオン動作により映像信号列VSを接地電位に置く。

【0026】図3(b)に示す増幅回路20は光センサ11に対応するもので、前実施例と同様に演算増幅器30とリセットスイッチ23と出力スイッチ24とを設けるが、この実施例ではスイッチ23と24にトランスミッションゲートを用い、演算増幅器30の出力側には図1(a)のようにキャパシタCを接続せず、かつ演算増幅器30に流す電流の制御手段としてオアゲート25を設けて出力指令T1と前述の動作開始指令としての出力指令T2を与え、これらの指令のいずれかを受けた時に限って演算増幅器30に電流を供給して動作させる。また、演算増幅器30にはその増幅動作時の帰還用にキャパシタc_fをその入出力間に図のように接続する。

【0027】演算増幅器30の具体回路例を図3(c)に示す。この実施例では演算増幅器30を上述のように光センサの動作開始時とその増幅信号S_aの出力時にのみ動作させるので、電流設定トランジスタ35を図3(b)のオアゲートの出力に応じてオンオフ動作させて、例えば電流源39で指定される電流の1対の差動トランジスタ31と32に対する供給を発停させる。

【0028】このように構成された図3のイメージセンサ回路の動作を図4の波形図を参照して説明する。この実施例でも回路の動作を図4(a)のクロックパルスCPに同期して進め、イメージセンサ10の各光センサ11~1nに対応する増幅回路20から増幅信号S_aを順次取り出したつどその光センサに電荷蓄積動作を開始させるのは前の実施例と同じである。回路動作は指令回路40内のシフトレジスタ50が図4(b)のデータ入力Diを受けた時から始まり、まずその初段51から光センサ11に対応する増幅回路20に図4(c)の出力指令T1が与えられ、同時にこれにより指令回路40のフリップフロップ42がセットされてそれから図4(g)に示すイネーブル信号E_nが出力回路60のアンドゲート65に与えられる。

【0029】出力指令T1を受けた図3(b)の増幅回路20では出力スイッチ24がオンし、オアゲート25から発せられる動作指令DSにより演算増幅器30が動作する。この時には動作開始スイッチ23はもちろんオフの状態なので、演算増幅器30は光センサ11の接合容量c_jの電荷蓄積電圧

としての検出信号Sdを接合容量cjと帰還容量cfの比で決まる帰還率で電圧増幅し、この増幅信号Saにより出力スイッチ24のオン抵抗を介して出力トランジスタ61のゲートを駆動する。この際の演算増幅器30の正常な増幅動作に要する帰還用のキャパシタcfの静電容量は光センサ11の接合容量cjと例えば同じ程度でよいので、図1(a)のキャパシタCと比べるとその作り込みに要するチップ面積を3分の1以下に減少させることができる。

【0030】この際、図3(a)の出力回路60側では増幅信号Saにより出力トランジスタ61のゲート容量cgの充電状態が変化しており、クロックパルスCPがハイの状態にある間はトランスミッションゲート64がオンしているが、クロックパルスCPがローに切り換わるとアンドゲート65が開いてトランスミッションゲート63がそのかわりにオンするので、それを介してソースフォロワ形の出力トランジスタ61から映像信号VSが図4(h)に示すように出力される。

【0031】図4(d)の出力指令T2が指令回路40から図3(a)の光センサ12に対応する増幅回路20に与えられると、上と同様にして図4(h)の映像信号VSが出力されるが、これと同時に光センサ11に対応する増幅回路20はこの出力指令T2を動作開始指令として受けて図3(b)のリセットスイッチ23がオンし、前実施例の場合と同様に光センサ11の検出信号Sdを基準電圧Vrに初期化することによりこの光センサ11の電荷蓄積動作を開始させる。

【0032】これからわかるように、図3の実施例ではイメージセンサ10のn個の光センサ11~1nに対応する例えば64回の繰り返し回路動作中で演算増幅器30を動作させるのは映像信号VSの取り出し動作中および光センサのリセット動作中の2回だけで済むので、演算増幅器20の平均消費電力を約30分の1に減少させることができ、逆にその分だけ演算増幅器20に与える電流を増加させて出力回路60の出力トランジスタ61に対する駆動能力を増大させることができる。

【0033】以上説明した動作が繰り返し進行した後に図4(e)の出力指令Tnが指令回路40から発せられると光センサ1nに対応する図4(f)の映像信号VSが出力され、かつ同時に出力指令Tnが図3(a)の出力データDoとして後段のイメージセンサ回路に与えられる。さらに次のクロックパルスCPに応じてシフトレジスタ50の追加段5rから図4(f)の動作開始指令Srが発せられると、これに応じ最後の光センサ1nの電荷蓄積動作が開始し、同時にフリップフロップ42がリセットされて図4(g)に示すよう出力回路60に対するイネーブル信号Enが消失し、これにより図3(a)のイメージセンサ回路の1回の動作が完了する。

【0034】

【発明の効果】本発明のイメージセンサ回路では、複数の光センサをもつイメージセンサと、光センサごとに設けられその検出信号を増幅する演算増幅器とそれへの供

給電流を制御する電流制御手段を含む増幅回路と、各光センサに対する動作開始指令と各増幅回路に対する出力指令を順次発する指令回路と、複数の増幅回路に対し共通に設けられ指令回路の動作に同期して各増幅回路の増幅信号を順次に受けて映像信号列として出力する出力回路とを設け、出力指令に応じて各増幅回路内の電流制御手段により演算増幅器への供給電流を増加させ、あるいは演算増幅器に動作電流を供給することにより、次の効果を得ることができる。

【0035】(a) 出力指令に基づいて演算増幅器から増幅信号を取り出す際、キャパシタ内の充電電荷を出力回路に移すだけでなく、演算増幅器への供給電流を増加させてその駆動能力を上げるようにしたので、出力回路内の静電容量の充電時間を短縮して増幅信号の取り出し時間内にこれを十分に充電することにより、映像信号列の精度を従来より向上させることができる。

【0036】(b) 増幅回路が指令回路から出力指令を受けた時に限って演算増幅器への供給電流を増加させる態様では、イメージセンサ回路の消費電流の増加を抑えながら演算増幅器への供給電流を増加させてその駆動能力を上げ、映像信号列の精度を一層向上させることができる。

(c) 演算増幅器の駆動能力が供給電流の増加により強められるので、増幅回路内のキャパシタの静電容量は演算増幅器の増幅動作に必要な最低限あれば足り、キャパシタを従来よりも小容量で済ませてイメージセンサ回路を集積回路装置に作り込む際のチップ面積を縮小することができる。

【0037】(d) 増幅回路が指令回路から出力指令を受けた時に限りその演算増幅器に動作電流を供給する態様では、演算増幅器に出力回路に対する所定の駆動能力を賦与するに必要な平均供給電流を減少させてイメージセンサ回路の消費電力を抑えることができ、あるいは消費電力を抑えながら演算増幅器の駆動能力を高めて映像信号列の精度を大幅に向上させることができる。

【0038】(e) また、この態様では演算増幅器に付随してその帰還動作上に必要最低限の静電容量のキャパシタを作り込めばよいのでイメージセンサ回路用の集積回路のチップ面積を一層縮小することができる。本発明は映像信号列を取り出す周期が短いファクシミリ用のイメージセンサ等への適用にとくに有利で、その検出精度を向上させる上述の効果のほかその検出速度の一層の向上を可能にする効果を奏し得るものである。

【図面の簡単な説明】

【図1】本発明によるイメージセンサ回路の一実施例の回路図であり、同図(a)はその全体回路図、同図(b)および同図(c)は演算増幅器の互いに異なる回路構成例の部分回路図である。

【図2】図1の実施例に関連する主な信号の波形を示し、同図(a)はクロックパルス、同図(b)は指令回路内

11

12

のシフトレジスタに与えるデータ、同図(c)はこのシフトレジスタの前段の段出力、同図(d)は先頭の光センサ用の増幅回路に対する出力指令、同図(e)はこの増幅回路に対する動作開始指令、同図(f)は次の光センサ用の増幅回路に対する出力指令、同図(g)は出力回路から出力される映像信号列の波形図である。

【図3】本発明によるイメージセンサ回路の異なる実施例の回路図であり、同図(a)はその全体回路図、同図(b)は増幅回路の回路構成例を示す部分回路図、同図(c)は演算増幅器の回路構成例を示す部分回路図である。

【図4】図3の実施例に関連する主な信号の波形を示し、同図(a)はクロックパルス、同図(b)は指令回路内のシフトレジスタに与える入力データ、同図(c)は先頭の光センサ用の増幅回路に対する出力指令、同図(d)は2番目の光センサ用の増幅回路に対する出力指令、同図(e)は最後尾の光センサ用の増幅回路に対する出力指令、同図(f)は最後尾の光センサに対する動作開始指令、同図(g)は指令回路から出力回路に与えられるイネーブル信号、同図(h)は出力回路から出力される映像信号列の波形図である。

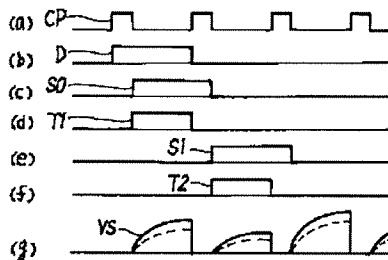
【図5】従来のイメージセンサ回路の回路図である。

【符号の説明】

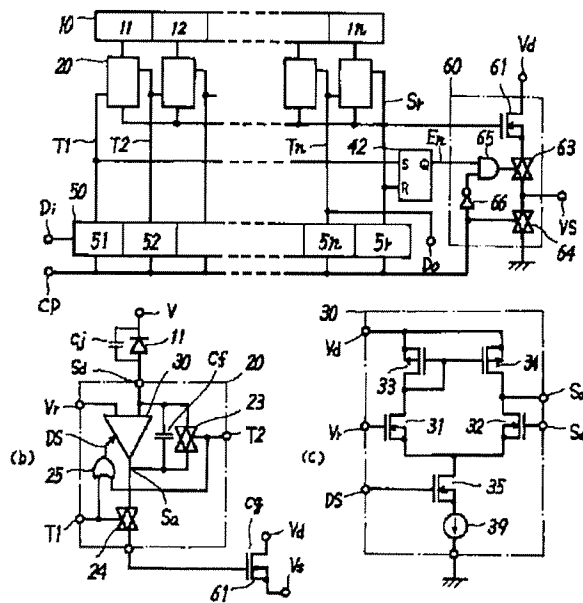
- 10 イメージセンサ
11 光センサ
12 光センサ
1n 光センサ

- 20 増幅回路
25 電流制御手段としてのオアゲート
30 演算増幅器
36 電流制御手段としてのトランジスタ
40 指令回路
50 シフトレジスタ
60 出力回路
61 出力トランジスタ
C キャパシタ
cf 演算増幅器の帰還容量
cg 出力トランジスタのゲート容量
cj 光センサとしてのフォトダイオードの接合容量
Sa 増幅回路の増幅信号
Sd 光センサの検出信号
S1 動作開始指令
S2 動作開始指令
Sr 動作開始指令
T 出力指令
T1 出力指令
T2 出力指令
Tn 出力指令
20 T2 出力指令
Tn 出力指令
V2 演算増幅器への供給電流の増加分を指定する電圧
V3 演算増幅器への増加させた供給電流を指定する電圧
VS 映像信号ないしは映像信号列

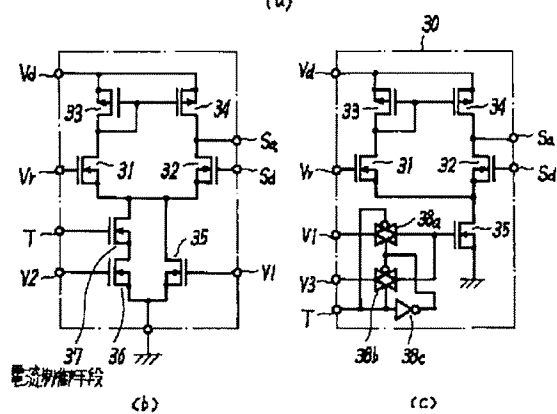
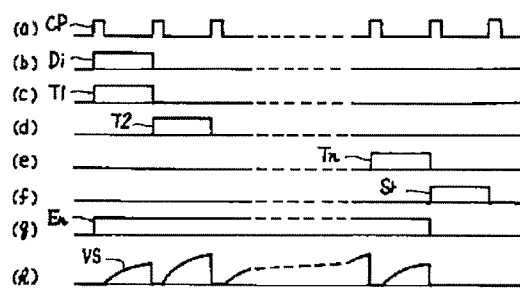
【図2】



【図3】



【図4】



【図5】

